



GR551x 简版数据手册

版本： 1.8

发布日期： 2021-08-20

目录

1 概述.....	1
1.1 特性.....	1
1.2 系统框图.....	3
1.3 应用场景.....	4
2 引脚排列与定义.....	6
2.1 GR5515IGND/GR5515IENDU QFN56引脚.....	6
2.2 GR5515I0ND/GR5515I0NDA QFN56引脚.....	8
2.3 GR5515RGBD BGA68引脚（NRND）.....	11
2.4 GR5515GGBD BGA55引脚.....	15
2.5 GR5513BEND QFN40引脚.....	17
3 Pin Mux.....	21
3.1 简介.....	21
3.2 主要特性.....	21
3.3 功能描述.....	21
4 封装信息.....	24
4.1 QFN56.....	24
4.2 BGA68（NRND）.....	25
4.3 BGA55.....	27
4.4 QFN40.....	29
5 术语与缩略语.....	32
6 法律和联系信息.....	33
7 修订记录.....	34

1 概述

GR551x系列芯片是Goodix推出的Bluetooth 5.1单模低功耗蓝牙系统级芯片（SoC），可以配置为广播者（Broadcaster）、观察者（Observer）、外围设备（Peripheral）或中央设备（Central），并支持上述各种角色的组合应用，可广泛应用于物联网（IoT）和智能穿戴设备领域。

GR551x系列架构以ARM® Cortex®-M4F CPU为核心，集成Bluetooth 5.1协议栈、2.4 GHz RF收发器、片上可编程存储器Flash、RAM以及多种外设。

GR551x系列芯片已推出多款不同封装类型的芯片产品（表 1-1），开发者可根据项目需要选择合适的芯片。

表 1-1 GR551x芯片系列

GR551x 系列	GR5515IGND	GR5515IENDU	GR5515I0ND	GR5515I0NDA	GR5515RGBD	GR5515GGBD	GR5513BEND
CPU	Cortex®-M4F	Cortex®-M4F	Cortex®-M4F	Cortex®-M4F	Cortex®-M4F	Cortex®-M4F	Cortex®-M4F
RAM	256 KB	256 KB	256 KB	256 KB	256 KB	256 KB	128 KB
Flash	1 MB	512 KB	N/A	N/A	1 MB	1 MB	512 KB
封装 (mm)	QFN56 (7 x 7 x 0.75)	QFN56 (7 x 7 x 0.75)	QFN56 (7 x 7 x 0.75)	QFN56 (7 x 7 x 0.75)	BGA68 (5.3 x 5.3 x 0.88)	BGA55 (3.5 x 3.5 x 0.60)	QFN40 (5 x 5 x 0.75)
I/O数量	39	39	39	39	39	29	22

说明:

- GR5515RGBD不推荐用于新产品项目评估。
- GR5515IENDU内置宽压Flash，该Flash的供电范围为1.65 V ~ 3.6 V。
- GR5515I0ND支持外部高压（典型值3.3 V）Flash，GR5515I0NDA支持外部宽压（供电范围为1.65 V ~ 3.6 V）Flash。

1.1 特性

- 集成控制器和主机层的低功耗蓝牙5.1收发器
 - 支持数据传输速率：1 Mbps、2 Mbps、LR（500 kbps、125 kbps）
 - TX发射功率：-20 dBm ~ +7 dBm
 - -97 dBm接收灵敏度（1 Mbps模式下）
 - -93 dBm接收灵敏度（2 Mbps模式下）
 - -99.5 dBm接收灵敏度（LR 500 kbps模式下）
 - -103 dBm接收灵敏度（LR 125 kbps模式下）
 - TX发射功耗：3.05 mA @ 0 dBm, 1 Mbps
 - RX接收功耗：3.9 mA @ 1 Mbps

- 内置ARM® Cortex®-M4F 32位微处理器，支持浮点运算
 - 最高频率：64 MHz
 - 功耗：30 μ A/MHz
- 存储
 - GR5515系列芯片为256 KB RAM（4个8 KB的内存块和7个32 KB的内存块）；GR5513芯片为128 KB RAM（4个8 KB的内存块和3个32 KB的内存块）
 - GR5515系列芯片为1 MB Flash（GR5515I0ND/GR5515I0NDA使用外部QSPI Flash，GR5515IENDU的Flash为512 KB），GR5513芯片为512 KB Flash
- 电源管理
 - 片内DC-DC转换器
 - 片内I/O LDO提供I/O电压并支持为外部器件供电
 - 电源电压：1.7 V ~ 3.8 V。当芯片为GR5515I0ND或GR5515I0NDA选择外部高压Flash时，供电电压必须等于外部QSPI Flash的工作电压
 - I/O电压：1.8 V ~ 3.3 V（典型值）。当芯片为GR5515I0ND或GR5515I0NDA选择外部高压Flash，以及GR5515IENDU内置Flash使用高压供电时，VDDIO0内部与VIO_LDO_OUT相连，I/O LDO在应用固件中默认为off模式，故应用电路中必须将VIO_LDO_OUT的引脚连接到VBATL。
 - OFF模式：0.15 μ A（典型值）；除了VBAT以外，其他部件均被关闭，芯片处于复位状态
 - Ultra Deep Sleep模式：0.65 μ A（典型值）；I/O LDO关闭，无内存备份，支持AON GPIO和AON计时器唤醒
 - Sleep模式：1.3 μ A（典型值）。测试条件：关闭I/O LDO、关闭BOD/BOD2、memory retention电压设置到最低档位、32 KB memory retention。该模式支持AON_RTC、AON GPIO和Bluetooth LE Event唤醒
- 外设
 - 两路QSPI接口，最高达32 MHz
 - 两路SPI接口（1路支持2个Slave选择引脚的SPI Master接口，1路SPI Slave接口），最高达32 MHz
 - 两路I2C接口（支持100 kHz、400 kHz、1 MHz、2 MHz）
 - 两路I2S接口（1路I2S Master接口以及1路I2S Slave接口）
 - 两路UART接口（1路DMA通道）
 - 13位ADC，最高1 Msps，多达8个通道（5个外部测试通道和3个内部信号通道），支持单端和差分两种输入方式
 - ISO 7816接口
 - 6路PWM输出
 - 内置温度和电压传感器

- 4个硬件定时器
- 1个AON硬件定时器
- 2个看门狗定时器（1个系统的，1个Always-on的）
- 日历定时器
- 唤醒比较器
- 支持最多39个可灵活复用的GPIO
- 安全
 - 提供完善的安全计算引擎：
 - AES 128-bit/192-bit/256-bit对称加密（ECB和CBC）
 - HMAC哈希加密算法
 - PKC
 - TRNG
 - 提供全面的安全运行机制：
 - 安全启动
 - 加密固件直接从Flash运行
 - 密钥加密后存储至eFuse中
 - 应用数据密钥不同于固件密钥，支持一机一密
- 封装类型
 - 7 mm x 7 mm QFN56
 - 5.3 mm x 5.3 mm BGA68
 - 3.5 mm x 3.5 mm BGA55
 - 5 mm x 5 mm QFN40
- 工作温度范围：-40°C ~ +85°C

1.2 系统框图

GR551x的系统框图如图 1-1所示。

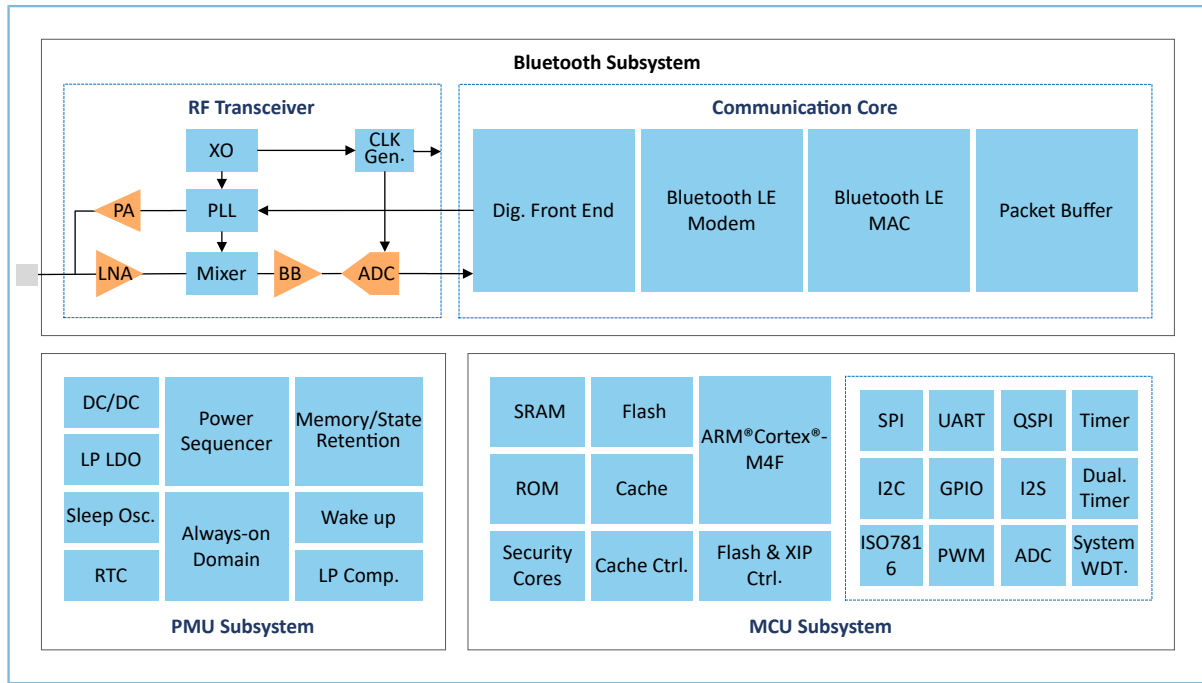


图 1-1 GR551x系统框图

- 低功耗蓝牙子系统（Bluetooth Subsystem）
 - 由一个2.4 GHz RF收发器和一个数字通信内核（支持低功耗蓝牙5.1）构成。
- MCU子系统（MCU Subsystem）
 - 基于ARM® Cortex®-M4F CPU内核，并包含所需的存储器及外设。
 - 具有安全计算引擎单元，可确保应用安全与加密方式正常启动。
- 电源管理单元子系统（PMU Subsystem）
 - 由各电源管理模块构成，为各内部模块和外设提供充足电源。
 - 睡眠时钟（Sleep Osc.）、唤醒GPIO（Wake up）、低功耗比较器（LP Comp.）和电源状态控制器（Power Sequencer）可控制各模块状态，在待机（Standby）模式下实现超低功耗。

1.3 应用场景

GR551x系列芯片可广泛应用于多类应用场景，包括：

- 智能穿戴设备
 - 低功耗蓝牙健康监测传感器
 - 低功耗蓝牙运动监测传感器
- 蓝牙HID设备
 - 远距离智能声控
 - 低功耗蓝牙键盘/鼠标
 - 低功耗蓝牙手柄

- 智能家居与工业应用
 - 智能锁
 - 照明与智能家居
 - 电子货架标签
 - 信标
 - 胎压监测系统（TPMS）
 - Mesh网络应用

2 引脚排列与定义

本章主要介绍GR551x各封装引脚排列及各引脚的对应描述。

2.1 GR5515IGND/GR5515IENDU QFN56引脚

GR5515IGND/GR5515IENDU QFN56封装引脚排列如图 2-1所示（顶视图）。

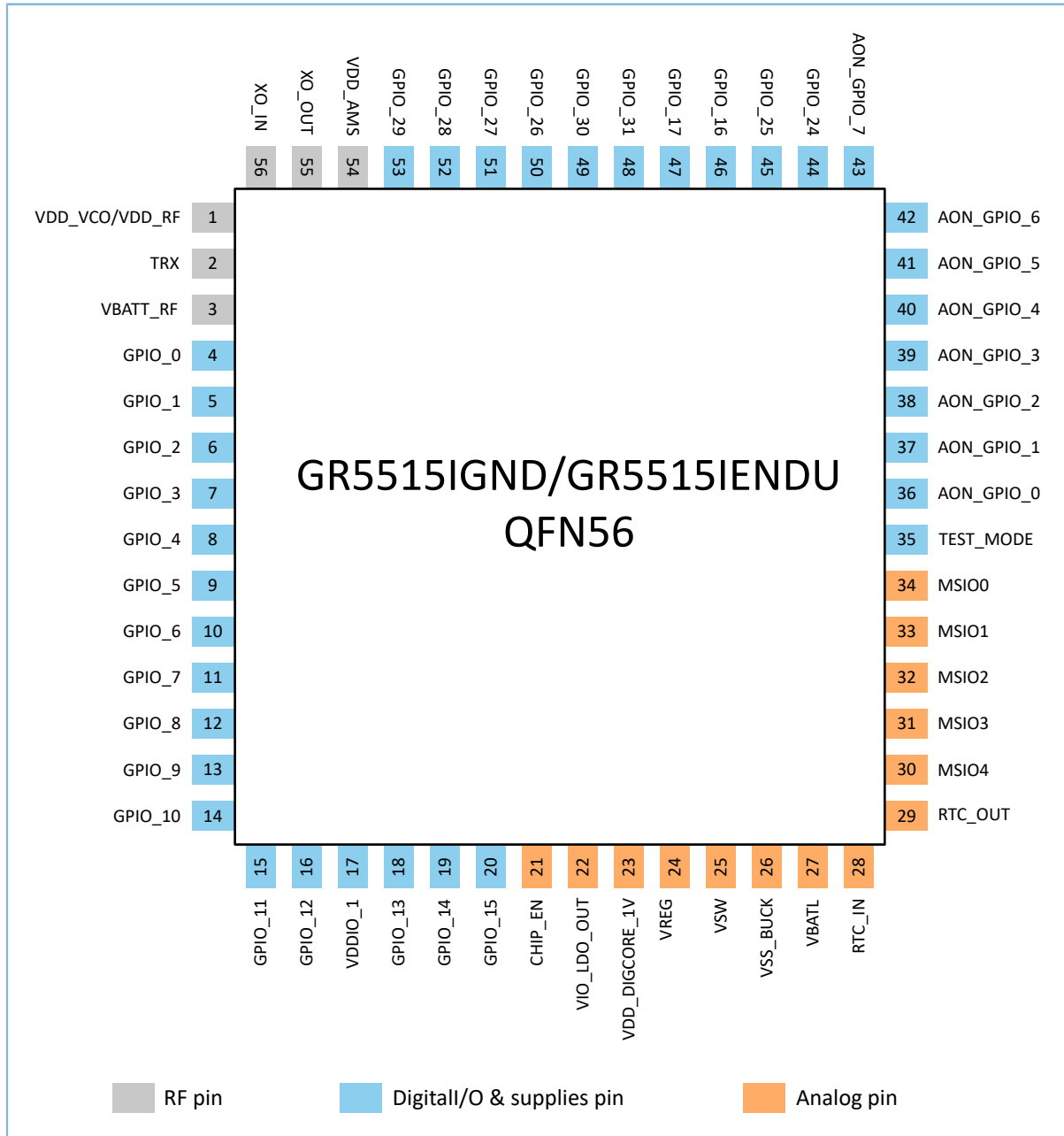


图 2-1 GR5515IGND/GR5515IENDU QFN56封装引脚排列

GR5515IGND/GR5515IENDU QFN56引脚描述如表 2-1 所示：

表 2-1 GR5515IGND/GR5515IENDU QFN56封装引脚描述

编号	名称	类型	定义/默认功能	电源域
1	VDD_VCO/VDD_RF	模拟和射频供电	合成器VCO供电、射频供电连接至VREG	
2	TRX	模拟和射频	RX输入以及TX输出	
3	VBATT_RF	模拟和射频供电	连接至VBATL	
4	GPIO_0	数字I/O	SWDCLK	VDDIO1
5	GPIO_1	数字I/O	SWDIO	VDDIO1
6	GPIO_2	数字I/O	GPIO	VDDIO1
7	GPIO_3	数字I/O	GPIO	VDDIO1
8	GPIO_4	数字I/O	GPIO	VDDIO1
9	GPIO_5	数字I/O	GPIO	VDDIO1
10	GPIO_6	数字I/O	GPIO	VDDIO1
11	GPIO_7	数字I/O	GPIO	VDDIO1
12	GPIO_8	数字I/O	GPIO	VDDIO1
13	GPIO_9	数字I/O	GPIO	VDDIO1
14	GPIO_10	数字I/O	GPIO	VDDIO1
15	GPIO_11	数字I/O	GPIO	VDDIO1
16	GPIO_12	数字I/O	GPIO	VDDIO1
17	VDDIO_1	数字I/O供电	数字I/O供电输入脚	VDDIO1
18	GPIO_13	数字I/O	GPIO	VDDIO1
19	GPIO_14	数字I/O	GPIO	VDDIO1
20	GPIO_15	数字I/O	GPIO	VDDIO1
21	CHIP_EN	混合信号IN	芯片主使能信号复位引脚 CHIP_EN高电平的最小值为1V	
22	VIO_LDO_OUT	PMU	片内I/O LDO输出。对于GR5515IENDU芯片，内置Flash使用高电压供电时，需将该引脚连接到VBATL，用于VDDIO0数字IO域供电输入引脚。	内部连接VDDIO0
23	VDD_DIGCORE_1V	PMU	用于数字内核的片内LDO输出，连接1 μF电容	
24	VREG	PMU	开关稳压器的反馈引脚	
25	VSW	PMU	DC-DC转换器开关节点	
26	VSS_BUCK	PMU	DC-DC转换器和电池接地引脚	
27	VBATL	PMU	电源输入	
28	RTC_IN	模拟和PMU	32.768 kHz晶振反向放大器输入端	
29	RTC_OUT	模拟和PMU	32.768 kHz晶振反向放大器输出端	
30	MSIO4	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL

编号	名称	类型	定义/默认功能	电源域
31	MSIO3	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
32	MSIO2	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
33	MSIO1	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
34	MSIO0	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
35	TEST_MODE	数字I/O	输入引脚，FT/CP工厂测试中用于设置测试模式，应用阶段，该值默认设置为0。 TEST_MODE = 1，芯片处于工厂测试模式； TEST_MODE = 0，芯片处于普通操作模式。	VDDIO0
36	AON_GPIO_0	数字I/O	AON GPIO	VDDIO0
37	AON_GPIO_1	数字I/O	AON GPIO	VDDIO0
38	AON_GPIO_2	数字I/O	AON GPIO	VDDIO0
39	AON_GPIO_3	数字I/O	AON GPIO	VDDIO0
40	AON_GPIO_4	数字I/O	AON GPIO	VDDIO0
41	AON_GPIO_5	数字I/O	AON GPIO	VDDIO0
42	AON_GPIO_6	数字I/O	AON GPIO	VDDIO0
43	AON_GPIO_7	数字I/O	AON GPIO	VDDIO0
44	GPIO_24	数字I/O	GPIO	VDDIO0
45	GPIO_25	数字I/O	GPIO	VDDIO0
46	GPIO_16	数字I/O	GPIO	VDDIO0
47	GPIO_17	数字I/O	GPIO	VDDIO0
48	GPIO_31	数字I/O	GPIO	VDDIO0
49	GPIO_30	数字I/O	GPIO	VDDIO0
50	GPIO_26	数字I/O	GPIO	VDDIO0
51	GPIO_27	数字I/O	GPIO	VDDIO0
52	GPIO_28	数字I/O	GPIO	VDDIO0
53	GPIO_29	数字I/O	GPIO	VDDIO0
54	VDD_AMS	模拟和射频供电	AMS供电，连接至VREG	
55	XO_OUT	模拟和射频	32 MHz晶振反向放大器输出端	
56	XO_IN	模拟和射频	32 MHz晶振反向放大器输入端	

2.2 GR5515I0ND/GR5515I0NDA QFN56引脚

GR5515I0ND/GR5515I0NDA QFN56封装引脚排列如图 2-2所示（顶视图）。

GR5515I0ND/GR5515I0NDA QFN56与GR5515IGND/GR5515IENDU QFN56的封装引脚除Pin 43 ~ Pin 53不同外，其他引脚都相同。

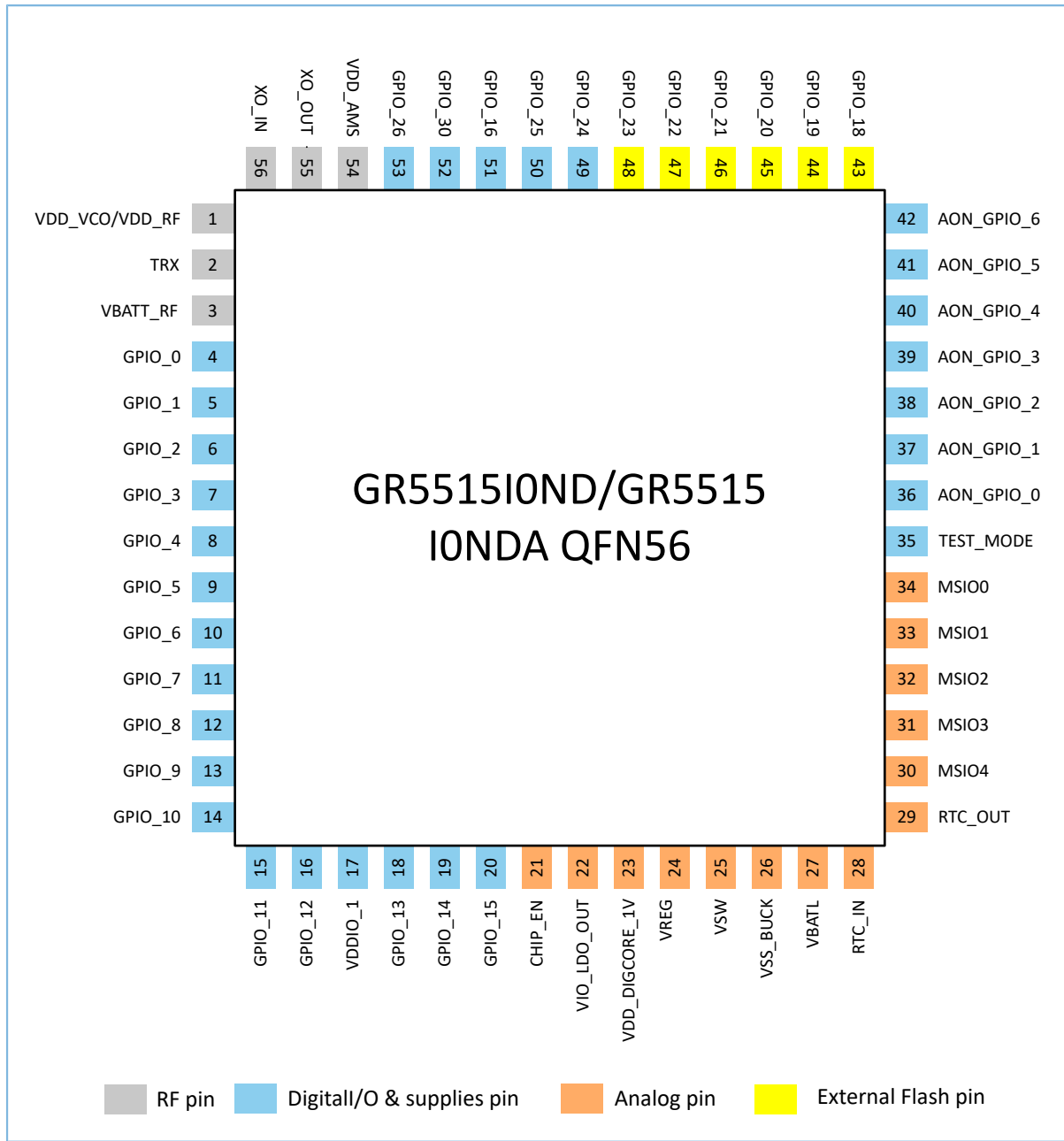


图 2-2 GR5515I0ND/GR5515I0NDA QFN56封装引脚排列

GR5515I0ND/GR5515I0NDA QFN56引脚描述如表 2-2 所示:

表 2-2 GR5515I0ND/GR5515I0NDA QFN56封装引脚描述

编号	名称	类型	定义/默认功能	电源域
1	VDD_VCO/VDD_RF	模拟和射频供电	合成器VCO供电、射频供电 连接至VREG	
2	TRX	模拟和射频	RX输入以及TX输出	
3	VBATT_RF	模拟和射频供电	连接至VBATL	
4	GPIO_0	数字I/O	SWDCLK	VDDIO1
5	GPIO_1	数字I/O	SWDIO	VDDIO1

编号	名称	类型	定义/默认功能	电源域
6	GPIO_2	数字I/O	GPIO	VDDIO1
7	GPIO_3	数字I/O	GPIO	VDDIO1
8	GPIO_4	数字I/O	GPIO	VDDIO1
9	GPIO_5	数字I/O	GPIO	VDDIO1
10	GPIO_6	数字I/O	GPIO	VDDIO1
11	GPIO_7	数字I/O	GPIO	VDDIO1
12	GPIO_8	数字I/O	GPIO	VDDIO1
13	GPIO_9	数字I/O	GPIO	VDDIO1
14	GPIO_10	数字I/O	GPIO	VDDIO1
15	GPIO_11	数字I/O	GPIO	VDDIO1
16	GPIO_12	数字I/O	GPIO	VDDIO1
17	VDDIO_1	数字I/O供电	数字I/O供电输入脚	VDDIO1
18	GPIO_13	数字I/O	GPIO	VDDIO1
19	GPIO_14	数字I/O	GPIO	VDDIO1
20	GPIO_15	数字I/O	GPIO	VDDIO1
21	CHIP_EN	混合信号IN	芯片主使能信号复位引脚 CHIP_EN高电平的最小值为1V	
22	VIO_LDO_OUT	PMU	片内I/O LDO输出，芯片为GR5515I0ND或GR5515I0NDA选择外部高压Flash时，将该引脚连接到VBATL，用于VDDIO0数字IO域供电输入引脚	内部连接VDDIO0
23	VDD_DIGCORE_1V	PMU	用于数字内核的片内LDO输出，连接1 μF电容	
24	VREG	PMU	开关稳压器的反馈引脚	
25	VSW	PMU	DC-DC转换器开关节点	
26	VSS_BUCK	PMU	DC-DC转换器和电池接地引脚	
27	VBATL	PMU	电源输入	
28	RTC_IN	模拟和PMU	32.768 kHz晶振反向放大器输入端	
29	RTC_OUT	模拟和PMU	32.768 kHz晶振反向放大器输出端	
30	MSIO4	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
31	MSIO3	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
32	MSIO2	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
33	MSIO1	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
34	MSIO0	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL

编号	名称	类型	定义/默认功能	电源域
35	TEST_MODE	数字I/O	输入引脚，FT/CP工厂测试中用于设置测试模式，应用阶段，该值默认设置为0。 TEST_MODE = 1，芯片处于工厂测试模式； TEST_MODE = 0，芯片处于普通操作模式。	VDDIO0
36	AON_GPIO_0	数字I/O	AON GPIO	VDDIO0
37	AON_GPIO_1	数字I/O	AON GPIO	VDDIO0
38	AON_GPIO_2	数字I/O	AON GPIO	VDDIO0
39	AON_GPIO_3	数字I/O	AON GPIO	VDDIO0
40	AON_GPIO_4	数字I/O	AON GPIO	VDDIO0
41	AON_GPIO_5	数字I/O	AON GPIO	VDDIO0
42	AON_GPIO_6	数字I/O	AON GPIO	VDDIO0
43	GPIO_18	数字I/O	连接到外部Flash	VDDIO0
44	GPIO_19	数字I/O	连接到外部Flash	VDDIO0
45	GPIO_20	数字I/O	连接到外部Flash	VDDIO0
46	GPIO_21	数字I/O	连接到外部Flash	VDDIO0
47	GPIO_22	数字I/O	连接到外部Flash	VDDIO0
48	GPIO_23	数字I/O	连接到外部Flash	VDDIO0
49	GPIO_24	数字I/O	GPIO	VDDIO0
50	GPIO_25	数字I/O	GPIO	VDDIO0
51	GPIO_16	数字I/O	GPIO	VDDIO0
52	GPIO_30	数字I/O	GPIO	VDDIO0
53	GPIO_26	数字I/O	GPIO	VDDIO0
54	VDD_AMS	模拟和射频供电	AMS供电，连接至VREG	
55	XO_OUT	模拟和射频	32 MHz晶振反向放大器输出端	
56	XO_IN	模拟和射频	32 MHz晶振反向放大器输入端	

2.3 GR5515RGBD BGA68引脚（NRND）

GR5515RGBD BGA68封装引脚排列如图 2-3所示（顶视图）。

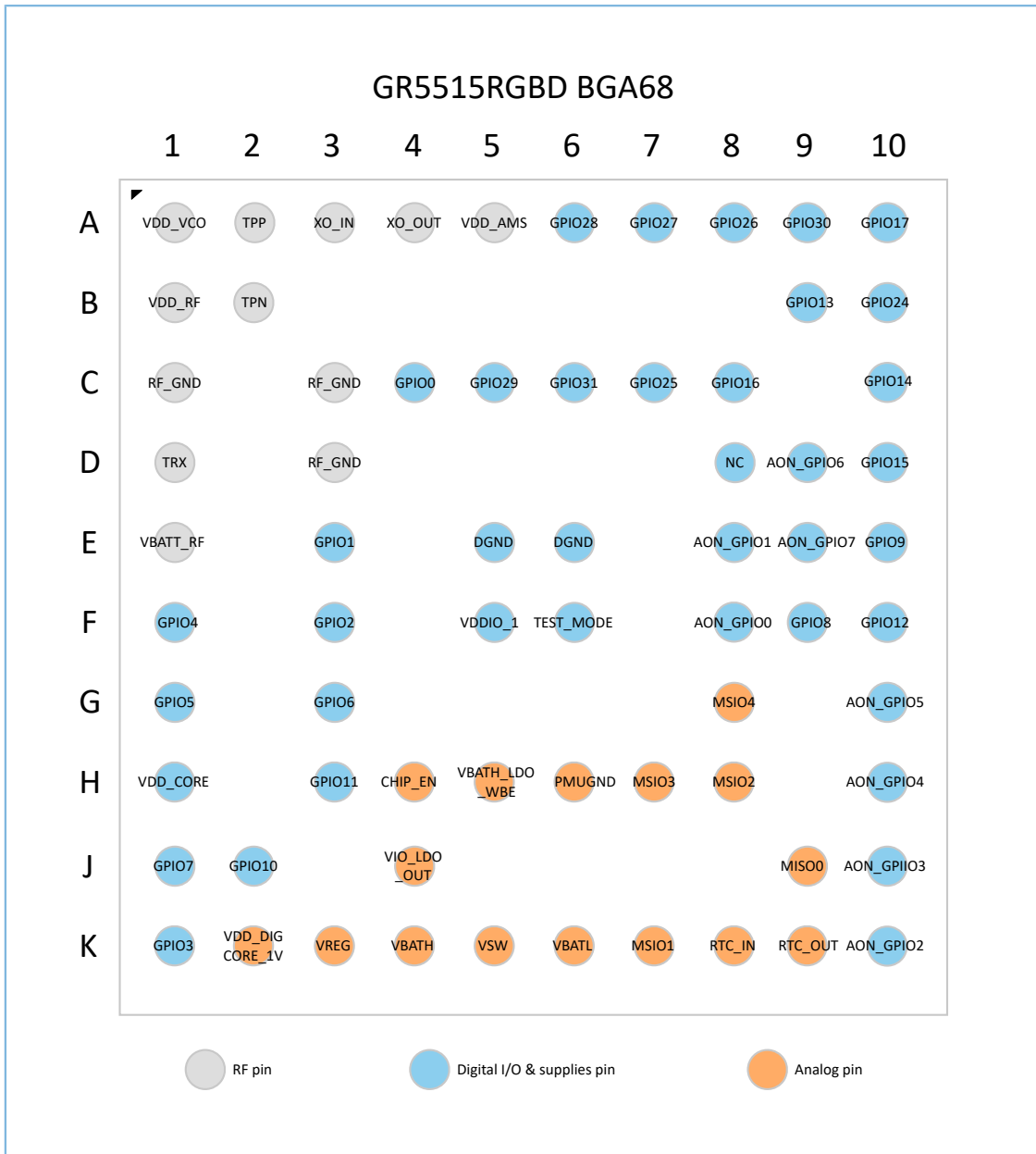


图 2-3 GR5515RGBD BGA68封装引脚排列

GR5515RGBD BGA68引脚描述如表 2-3 所示：

表 2-3 GR5515RGBD BGA68封装引脚描述

编号	名称	类型	定义/默认功能	电源域
A1	VDD_VCO	模拟和射频供电	合成器VCO供电：1.1 V	
A2	TPP	模拟和射频	测试复用正极输出	
A3	XO_IN	模拟和射频	32 MHz晶振反向放大器输入端	
A4	XO_OUT	模拟和射频	32 MHz晶振反向放大器输出端	
A5	VDD_AMS	模拟和射频供电	AMS供电：1.1 V	
A6	GPIO28	数字I/O	GPIO	VDDIO0

编号	名称	类型	定义/默认功能	电源域
A7	GPIO27	数字I/O	GPIO	VDDIO0
A8	GPIO26	数字I/O	GPIO	VDDIO0
A9	GPIO30	数字I/O	GPIO	VDDIO0
A10	GPIO17	数字I/O	GPIO	VDDIO0
B1	VDD_RF	模拟和射频供电	射频供电: 1.1 V	
B2	TPN	模拟和射频	测试复用负极输出	
B9	GPIO13	数字I/O	GPIO	VDDIO1
B10	GPIO24	数字I/O	GPIO	VDDIO0
C1	RF_GND	模拟和射频	射频接地	
C3	RF_GND	模拟和射频	射频接地	
C4	GPIO0	数字I/O	GPIO/SWDCLK	VDDIO1
C5	GPIO29	数字I/O	GPIO	VDDIO0
C6	GPIO31	数字I/O	GPIO	VDDIO0
C7	GPIO25	数字I/O	GPIO	VDDIO0
C8	GPIO16	数字I/O	GPIO	VDDIO0
C10	GPIO14	数字I/O	GPIO	VDDIO1
D1	TRX	模拟和射频	RX输入以及TX输出	
D3	RF_GND	模拟和射频	射频接地	
D8	NC	-	-	
D9	AON_GPIO6	数字I/O	AON GPIO	VDDIO0
D10	GPIO15	数字I/O	GPIO	VDDIO1
E1	VBATT_RF	模拟和射频供电	连接至VBATL	
E3	GPIO1	数字I/O	GPIO/SWDIO	VDDIO1
E5	DGND	数字地	数字信号连接到GND	
E6	DGND	数字地	数字信号连接到GND	
E8	AON_GPIO1	数字I/O	AON GPIO	VDDIO0
E9	AON_GPIO7	数字I/O	AON GPIO	VDDIO0
E10	GPIO9	数字I/O	GPIO	VDDIO1
F1	GPIO4	数字I/O	GPIO	VDDIO1
F3	GPIO2	数字I/O	GPIO	VDDIO1
F5	VDDIO_1	数字供电	数字I/O供电输入脚	VDDIO1
F6	TEST_MODE	数字I/O	输入引脚, FT/CP工厂测试中用于设置测试模式, 应用阶段, 该值默认设置为0。 TEST_MODE = 1, 芯片处于工厂测试模式;	VDDIO0

编号	名称	类型	定义/默认功能	电源域
			TEST_MODE = 0, 芯片处于普通操作模式。	
F8	AON_GPIO0	数字I/O	AON GPIO	VDDIO0
F9	GPIO8	数字I/O	GPIO	VDDIO1
F10	GPIO12	数字I/O	GPIO	VDDIO1
G1	GPIO5	数字I/O	GPIO	VDDIO1
G3	GPIO6	数字I/O	GPIO	VDDIO1
G8	MSIO4	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
G10	AON_GPIO5	数字I/O	AON GPIO	VDDIO0
H1	VDD_CORE	数字供电	数字内核供电	
H3	GPIO11	数字I/O	GPIO	VDDIO1
H4	CHIP_EN	模拟和PMU	芯片主使能信号复位引脚 CHIP_EN高电平的最小值为1V	
H5	VBATH_LDO_WBE	模拟和PMU	连接到GND	
H6	PMUGND	模拟和PMU	DC-DC转换器和电池接地引脚	
H7	MSIO3	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
H8	MSIO2	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
H10	AON_GPIO4	数字I/O	AON GPIO	VDDIO0
J1	GPIO7	数字I/O	GPIO	VDDIO1
J2	GPIO10	数字I/O	GPIO	VDDIO1
J4	VIO_LDO_OUT	模拟和PMU	片内I/O LDO输出	内部连接VDDIO0
J9	MSIO0	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
J10	AON_GPIO3	数字I/O	AON GPIO	VDDIO0
K1	GPIO3	数字I/O	GPIO	VDDIO1
K2	VDD_DIGCORE_1V	模拟和PMU	数字内核的片上LDO输出, 连接1 μF电容	
K3	VREG	模拟和PMU	开关稳压器的反馈引脚	
K4	VBATH	模拟和PMU	连接至VBATL	
K5	VSW	模拟和PMU	DC-DC转换器开关节点	
K6	VBATL	模拟和PMU	电源输入	
K7	MSIO1	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
K8	RTC_IN	模拟和PMU	32.768 kHz晶振反向放大器输入端	
K9	RTC_OUT	模拟和PMU	32.768 kHz晶振反向放大器输出端	
K10	AON_GPIO2	数字I/O	AON GPIO	VDDIO0

2.4 GR5515GGBD BGA55引脚

GR5515GGBD BGA55封装引脚排列如图 2-4所示（顶视图）。

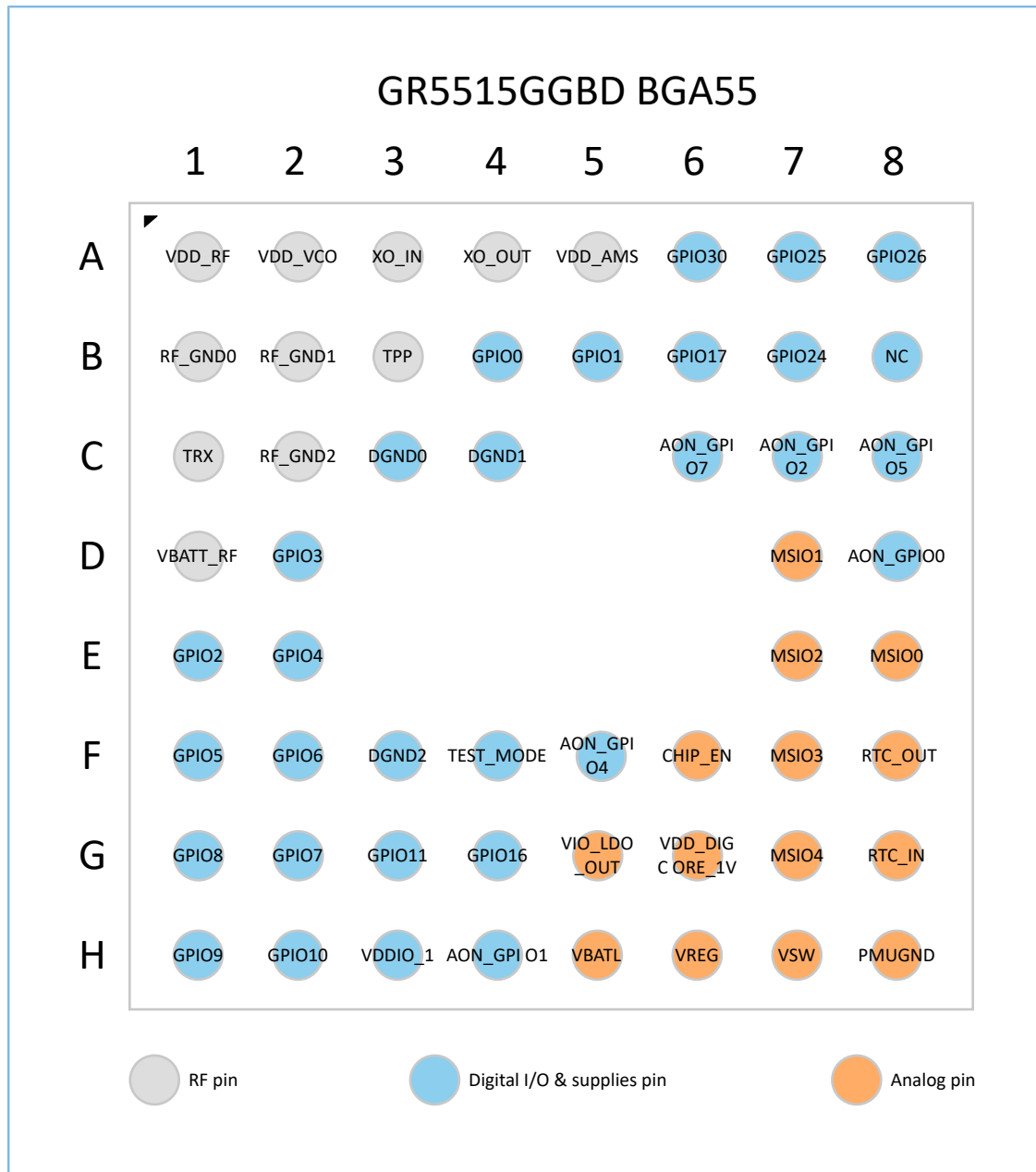


图 2-4 GR5515GGBD BGA55封装引脚排列

GR5515GGBD BGA55引脚描述如表 2-4 所示：

表 2-4 GR5515GGBD BGA55封装引脚描述

编号	名称	类型	定义/默认功能	电源域
A1	VDD_RF	模拟和射频供电	射频供电：1.1 V	
A2	VDD_VCO	模拟和射频供电	合成器VCO供电：1.1 V	
A3	XO_IN	模拟和射频	32 MHz晶振反向放大器输入端	
A4	XO_OUT	模拟和射频	32 MHz晶振反向放大器输出端	

编号	名称	类型	定义/默认功能	电源域
A5	VDD_AMS	模拟和射频供电	AMS供电: 1.1 V	
A6	GPIO30	数字I/O	GPIO	VDDIO0
A7	GPIO25	数字I/O	GPIO	VDDIO0
A8	GPIO26	数字I/O	GPIO	VDDIO0
B1	RF_GND0	模拟和射频	射频接地	
B2	RF_GND1	模拟和射频	射频接地	
B3	TPP	模拟和射频	测试Mux +输出	
B4	GPIO0	数字I/O	GPIO/SWDCLK	VDDIO1
B5	GPIO1	数字I/O	GPIO/SWDIO	VDDIO1
B6	GPIO17	数字I/O	GPIO	VDDIO0
B7	GPIO24	数字I/O	GPIO	VDDIO0
B8	NC	-	-	
C1	TRX	模拟和射频	RX输入以及TX输出	
C2	RF_GND2	模拟和射频	射频接地	
C3	DGND0	数字地	数字信号连接到GND	
C4	DGND1	数字地	数字信号连接到GND	
C6	AON_GPIO7	数字I/O	AON GPIO	VDDIO0
C7	AON_GPIO2	数字I/O	AON GPIO	VDDIO0
C8	AON_GPIO5	数字I/O	AON GPIO	VDDIO0
D1	VBATT_RF	模拟和射频供电	连接至VBATL	
D2	GPIO3	数字I/O	GPIO	VDDIO1
D7	MSIO1	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
D8	AON_GPIO0	数字I/O	AON GPIO	VDDIO0
E1	GPIO2	数字I/O	GPIO	VDDIO1
E2	GPIO4	数字I/O	GPIO	VDDIO1
E7	MSIO2	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
E8	MSIO0	混合信号I/O	可配置为混合信号GPIO (ADC接口)	VBATL
F1	GPIO5	数字I/O	GPIO	VDDIO1
F2	GPIO6	数字I/O	GPIO	VDDIO1
F3	DGND2	数字GND	数字信号连接到GND	
F4	TEST_MODE	数字I/O	<p>输入引脚, FT/CP工厂测试中用于设置测试模式, 应用阶段, 该值默认设置为0。</p> <p>TEST_MODE = 1, 芯片处于工厂测试模式;</p> <p>TEST_MODE = 0, 芯片处于普通操作模式。</p>	VDDIO0

编号	名称	类型	定义/默认功能	电源域
F5	AON_GPIO4	数字I/O	AON GPIO	VDDIO0
F6	CHIP_EN	模拟和PMU	芯片主使能信号复位引脚 CHIP_EN高电平的最小值为1 V	
F7	MSIO3	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
F8	RTC_OUT	模拟和PMU	32.768 kHz晶振反向放大器输出端	
G1	GPIO8	数字I/O	GPIO	VDDIO1
G2	GPIO7	数字I/O	GPIO	VDDIO1
G3	GPIO11	数字I/O	GPIO	VDDIO1
G4	GPIO16	数字I/O	GPIO	VDDIO0
G5	VIO_LDO_OUT	模拟和PMU	片内I/O LDO输出	内部连接VDDIO0
G6	VDD_DIGCORE_1V	模拟和PMU	数字内核的片上LDO输出，连接1 μ F电容	
G7	MSIO4	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
G8	RTC_IN	模拟和PMU	32.768 kHz晶振反向放大器输入端	
H1	GPIO9	数字I/O	GPIO	VDDIO1
H2	GPIO10	数字I/O	GPIO	VDDIO1
H3	VDDIO_1	数字I/O供电	数字I/O供电输入脚	VDDIO1
H4	AON_GPIO1	数字I/O	AON GPIO	VDDIO0
H5	VBATL	模拟和PMU	电源输入	
H6	VREG	模拟和PMU	开关稳压器的反馈引脚	
H7	VSW	模拟和PMU	DC-DC转换器开关节点	
H8	PMUGND	模拟和PMU	DC-DC转换器和电池接地引脚	

2.5 GR5513BEND QFN40引脚

GR5513BEND QFN40封装引脚排列如图 2-5所示（顶视图）。

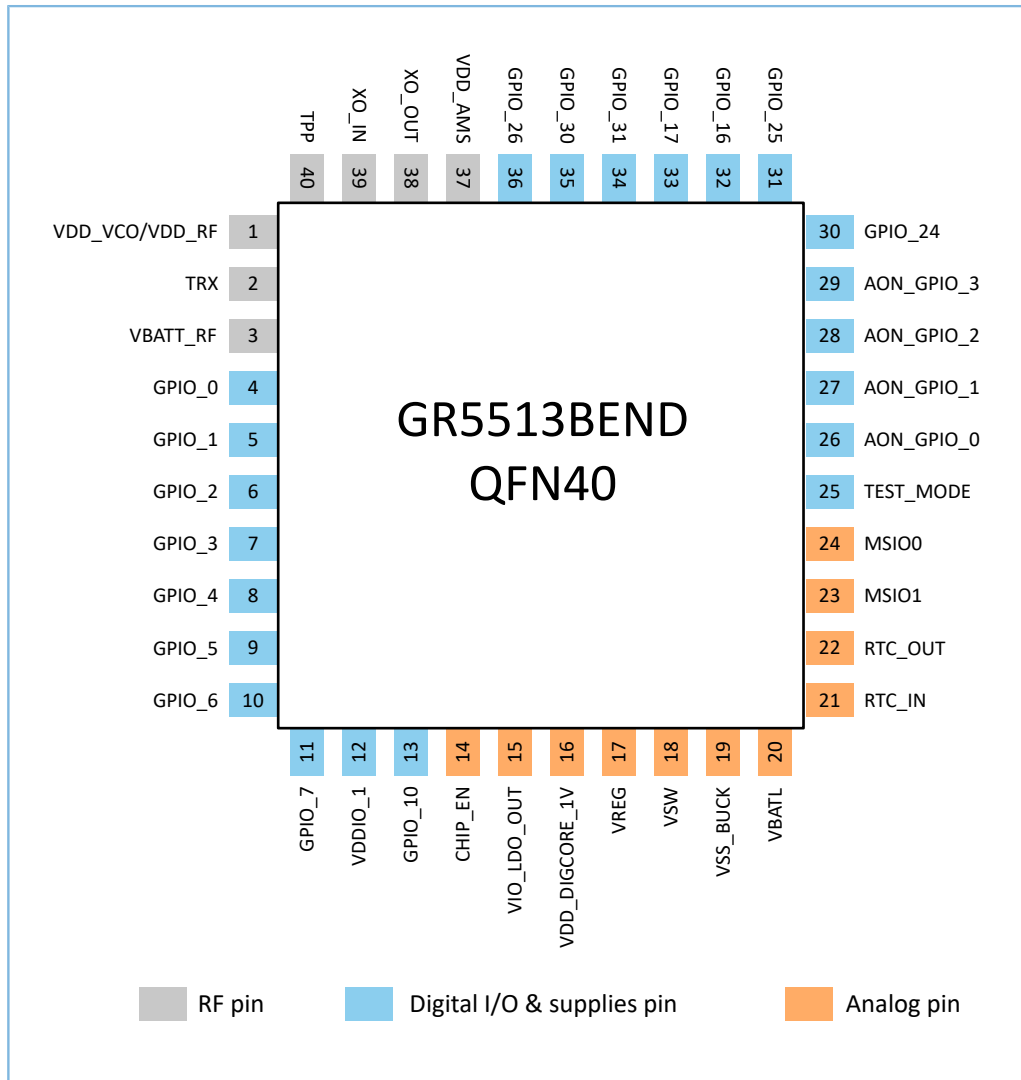


图 2-5 GR5513BEND QFN40封装引脚排列

GR5513BEND QFN40引脚描述如表 2-5 所示：

表 2-5 GR5513BEND QFN40封装引脚描述

编号	名称	类型	定义/默认功能	电源域
1	VDD_VCO/VDD_RF	模拟和射频供电	合成器VCO供电、射频供电 连接至VREG	
2	TRX	模拟和射频	RX输入以及TX输出	
3	VBATT_RF	模拟和射频供电	连接至VBATL	
4	GPIO_0	数字I/O	SWDCLK	VDDIO1
5	GPIO_1	数字I/O	SWDIO	VDDIO1
6	GPIO_2	数字I/O	GPIO	VDDIO1
7	GPIO_3	数字I/O	GPIO	VDDIO1
8	GPIO_4	数字I/O	GPIO	VDDIO1
9	GPIO_5	数字I/O	GPIO	VDDIO1

编号	名称	类型	定义/默认功能	电源域
10	GPIO_6	数字I/O	GPIO	VDDIO1
11	GPIO_7	数字I/O	GPIO	VDDIO1
12	VDDIO_1	数字I/O供电	数字I/O供电输入脚	VDDIO1
13	GPIO_10	数字I/O	GPIO	VDDIO1
14	CHIP_EN	模拟和PMU	芯片主使能信号 CHIP_EN高电平的最小值为1V	
15	VIO_LDO_OUT	模拟和PMU	片内I/O LDO输出	内部连接VDDIO0
16	VDD_DIGCORE_1V	模拟和PMU	用于数字内核的片内LDO输出，连接1 μF电容	
17	VREG	模拟和PMU	开关稳压器的反馈引脚	
18	VSW	模拟和PMU	DC-DC转换器开关节点	
19	VSS_BUCK	模拟和PMU	DC-DC转换器和电池接地引脚	
20	VBATL	模拟和PMU	电源输入	
21	RTC_IN	模拟和PMU	32.768 kHz晶振反向放大器输入端	
22	RTC_OUT	模拟和PMU	32.768 kHz晶振反向放大器输出端	
23	MSIO1	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
24	MSIO0	混合信号I/O	可配置为混合信号GPIO（ADC接口）	VBATL
25	TEST_MODE	数字I/O	输入引脚，FT/CP工厂测试中用于设置测试模式，应用阶段，该值默认设置为0。 TEST_MODE = 1，芯片处于工厂测试模式； TEST_MODE = 0，芯片处于普通操作模式。	VDDIO0
26	AON_GPIO_0	数字I/O	AON GPIO	VDDIO0
27	AON_GPIO_1	数字I/O	AON GPIO	VDDIO0
28	AON_GPIO_2	数字I/O	AON GPIO	VDDIO0
29	AON_GPIO_3	数字I/O	AON GPIO	VDDIO0
30	GPIO_24	数字I/O	GPIO	VDDIO0
31	GPIO_25	数字I/O	GPIO	VDDIO0
32	GPIO_16	数字I/O	GPIO	VDDIO0
33	GPIO_17	数字I/O	GPIO	VDDIO0
34	GPIO_31	数字I/O	GPIO	VDDIO0
35	GPIO_30	数字I/O	GPIO	VDDIO0
36	GPIO_26	数字I/O	GPIO	VDDIO0
37	VDD_AMS	模拟和射频供电	模拟混合信号（AMS）供电，连接至VREG	
38	XO_OUT	模拟和射频	32 MHz晶振反向放大器输出端	
39	XO_IN	模拟和射频	32 MHz晶振反向放大器输入端	

编号	名称	类型	定义/默认功能	电源域
40	TPP	模拟和射频	测试复用正极输出	

3 Pin Mux

3.1 简介

GR551x具有一个可配置的引脚多路复用模块（Pin Mux），可将各GPIO引脚复用为不同的外设。

3.2 主要特性

通过编程“DPAD_MUX_SEL_*”、“AON_PAD_MUX_SEL_*”和“MSIO_MUX_SEL_*”寄存器，可配置GPIO、AON_GPIO和MSIO的引脚连接至MUX_0~MUX_7中的任一内部信号。

3.3 功能描述

所有的引脚多路复用选项如下所示：

- 表 3-1（GPIO_0~GPIO_7）
- 表 3-2（GPIO_8~GPIO_15）
- 表 3-3（GPIO_16~GPIO_23）
- 表 3-4（GPIO_24~GPIO_31）
- 表 3-5（MSIO_0~MSIO_4）
- 表 3-6（AON_GPIO_0~AON_GPIO_7）

一般情况下，GPIO的供电方式如下：

- GPIO_0~GPIO_15由VDDIO_1供电
- GPIO_16~GPIO_31由VDDIO_0供电

引脚复用的 8 个选项（MUX_0~MUX_7）如下所示。

表 3-1 GPIO_0~GPIO_7引脚复用表

	GPIO_0	GPIO_1	GPIO_2	GPIO_3	GPIO_4	GPIO_5	GPIO_6	GPIO_7
MUX_0	SWD_CLK	SWD_IO	UART0_CTS	UART0_TX	UART0_RX	UART0_RTS	I2S_M_WS	I2S_M_SDO
MUX_1	I2C0_SCL	I2C0_SDA	SIM_PRESENCE	SIM_RST	SIM_IO	SIM_CLK	I2S_S_WS	I2S_S_SDO
MUX_2	I2C1_SCL	I2C1_SDA	SWO	SPI_M_CLK	SPI_M_MOSI	SPI_M_MISO	SPI_M_CS0	SPI_M_CS1
MUX_3	UART1_RTS	UART1_CTS	SPI_S_CS	SPI_S_CLK	SPI_S_MISO	SPI_S_MOSI	UART1_RX	UART1_TX
MUX_4	UART0_TX	UART0_RX	I2C0_SDA	SPI_M_CS1	SPI_M_CS0	SPI_M_MISO	SPI_M_MOSI	SPI_M_CLK
MUX_5	UART1_TX	UART1_RX	PWM0_A	PWM0_B	PWM0_C	I2C0_SCL	I2C0_SDA	PWM1_A
MUX_6	UART0_RTS	UART0_CTS	-	-	-	-	-	-
MUX_7	GPIO_0	GPIO_1	GPIO_2	GPIO_3	GPIO_4	GPIO_5	GPIO_6	GPIO_7

表 3-2 GPIO_8~GPIO_15引脚复用表

	GPIO_8	GPIO_9	GPIO_10	GPIO_11	GPIO_12	GPIO_13	GPIO_14	GPIO_15
MUX_0	XQSPI_IO0	XQSPI_CLK	I2S_M_SDI	I2S_M_SCLK	XQSPI_IO3	XQSPI_IO2	XQSPI_IO1	XQSPI_CS
MUX_1	I2C1_SDA	I2C1_SCL	I2S_S_SDI	I2S_S_SCLK	SPI_M_CLK	SPI_M_MOSI	SPI_M_MISO	SPI_M_CS0
MUX_2	QSPI1_IO0	QSPI1_CLK	UART0_TX	UART0_RX	QSPI1_IO3	QSPI1_IO2	QSPI1_IO1	QSPI1_CS
MUX_3	UART1_RX	UART1_TX	-	-	SIM_PRESENCE	SIM_RST	SIM_IO	SIM_CLK
MUX_4	-	-	I2C0_SCL	I2C0_SDA	I2S_M_WS	I2S_M_SDO	I2S_M_SDI	I2S_M_SCLK
MUX_5	PWM1_B	PWM1_C	PWM1_B	PWM1_C	I2S_S_WS	I2S_S_SDO	I2S_S_SDI	I2S_S_SCLK
MUX_6	-	-	-	-	SPI_S_CS	SPI_S_CLK	SPI_S_MISO	SPI_S_MOSI
MUX_7	GPIO_8	GPIO_9	GPIO_10	GPIO_11	GPIO_12	GPIO_13	GPIO_14	GPIO_15

表 3-3 GPIO_16~GPIO_23引脚复用表

	GPIO_16	GPIO17	GPIO_18	GPIO_19	GPIO_20	GPIO_21	GPIO_22	GPIO_23
MUX_0	SPI_M_MISO	SPI_M_CS0	QSPI0_CS	QSPI0_IO3	QSPI0_CLK	QSPI0_IO2	QSPI0_IO1	QSPI0_IO0
MUX_1	SPI_S_MOSI	SPI_S_CS	XQSPI_CS	XQSPI_IO3	XQSPI_CLK	XQSPI_IO2	XQSPI_IO1	XQSPI_IO0
MUX_2	SIM_IO	SIM_CLK	-	-	-	-	-	-
MUX_3	I2S_M_SDI	I2S_M_SCLK	-	-	-	-	-	-
MUX_4	I2S_S_SDI	I2S_S_SCLK	-	-	-	-	-	-
MUX_5	QSPI0_IO1	QSPI0_IO2	-	-	-	-	-	-
MUX_6	-	-	-	-	-	-	-	-
MUX_7	GPIO_16	GPIO_17	GPIO_18	GPIO_19	GPIO_20	GPIO_21	GPIO_22	GPIO_23

表 3-4 GPIO_24~GPIO_31引脚复用表

	GPIO_24	GPIO_25	GPIO_26	GPIO_27	GPIO_28	GPIO_29	GPIO_30	GPIO_31
MUX_0	SPI_M_CLK	SPI_M_MOSI	I2C1_SDA	-	-	-	I2C1_SCL	SPI_M_CS1
MUX_1	SPI_S_CLK	SPI_S_MISO	UART1_RX	UART1_RTS	UART1_CTS	-	UART1_TX	-
MUX_2	SIM_PRESENCE	SIM_RST	I2C0_SDA	-	-	-	I2C0_SCL	-
MUX_3	I2S_M_WS	I2S_M_SDO	PWM0_C	-	-	-	PWM0_B	PWM0_A
MUX_4	I2S_S_WS	I2S_S_SDO	PWM1_C	-	-	-	PWM1_B	PWM1_A
MUX_5	QSPI0_CLK	QSPI0_IO0	UART0_RX	UART0_RTS	UART0_CTS	-	UART0_TX	QSPI0_IO3
MUX_6	-	-	-	-	-	-	-	-
MUX_7	GPIO_24	GPIO_25	GPIO_26	GPIO_27	GPIO_28	GPIO_29	GPIO_30	GPIO_31

表 3-5 MSIO_0~MSIO_4引脚复用表

	MSIO_0	MSIO_1	MSIO_2	MSIO_3	MSIO_4
MUX_0	PWM0_A	PWM0_B	PWM0_C	PWM1_A	PWM1_B
MUX_1	UART0_TX	UART0_RX	-	UART0_RTS	UART0_CTS
MUX_2	UART1_TX	UART1_RX	-	UART1_RTS	UART1_CTS

	MSIO_0	MSIO_1	MSIO_2	MSIO_3	MSIO_4
MUX_3	I2C0_SCL	I2C0_SDA	-	I2C0_SCL	I2C0_SDA
MUX_4	I2C1_SCL	I2C1_SDA	-	I2C1_SCL	I2C1_SDA
MUX_5	-	-	-	-	-
MUX_6	-	-	-	-	-
MUX_7	MSIO_0	MSIO_1	MSIO_2	MSIO_3	MSIO_4

表 3-6 AON_GPIO_0~AON_GPIO_7引脚复用表

	AON_GPIO_0	AON_GPIO_1	AON_GPIO_2	AON_GPIO_3	AON_GPIO_4	AON_GPIO_5	AON_GPIO_6	AON_GPIO_7
MUX_0	-	-	SIM_PRESENCE	SIM_RST	SIM_IO	SIM_CLK	-	-
MUX_1	-	-	QSPI1_CS	QSPI1_IO0	QSPI1_IO1	QSPI1_CLK	-	-
MUX_2	-	-	I2S_M_WS	I2S_M_SDO	I2S_M_SDI	I2S_M_SCLK	-	-
MUX_3	-	-	I2S_S_WS	I2S_S_SDO	I2S_S_SDI	I2S_S_SCLK	-	-
MUX_4	-	-	-	-	-	-	-	-
MUX_5	-	QSPI0_CS	PWM0_C	PWM1_A	PWM1_B	PWM1_C	-	-
MUX_6	-	-	-	-	-	-	-	-
MUX_7	AON_GPIO_0	AON_GPIO_1	AON_GPIO_2	AON_GPIO_3	AON_GPIO_4	AON_GPIO_5	AON_GPIO_6	AON_GPIO_7

说明:

GR551x芯片配备2组PWM（PWM0和PWM1），每组提供三路独立的输出通道：PWMA、PWMB、PWMC。同一组内的三路PWM信号频率相同，不能单独设置，相位和占空比可通过寄存器配置。

4 封装信息

GR551x支持QFN56、BGA68、BGA55和QFN40封装，可满足不同环境下的要求。

4.1 QFN56

GR551x QFN56封装包括GR5515IGND QFN56、GR5515IENDU QFN56、GR5515I0ND QFN56和GR5515I0NDA QFN56，是一个56引脚和7 x 7 x 0.75毫米QFN封装，符合MSL3标准。

表 4-1 QFN56封装信息

参数	值	单位	容差
封装尺寸	7 x 7	mm	±0.1 mm
QFN焊盘数量	56		
总厚度	0.75	mm	±0.05 mm
QFN焊盘间距	0.40		
焊盘宽度	0.20		
裸露焊盘大小	5.2 x 5.2		±0.1 mm

QFN56封装的外形尺寸如图 4-1所示。

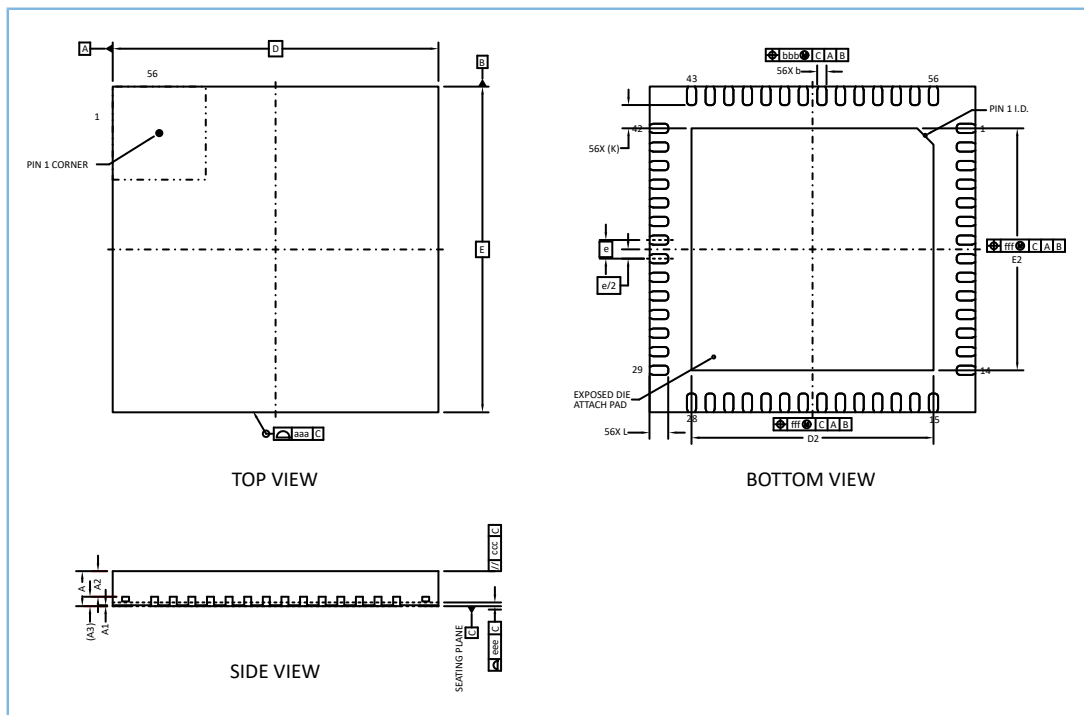


图 4-1 QFN56封装外形尺寸

说明:

上图并非按照实物比例绘制。

表 4-2 QFN56封装尺寸

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	MAX	最小值	正常值	最大值
A	0.700	0.750	0.800	0.028	0.030	0.032
A1	0.000	0.020	0.050	0.000	0.001	0.002
A2	-	0.550	-	-	0.022	-
A3	0.203 REF.			0.008 REF.		
b	0.150	0.200	0.250	0.006	0.008	0.010
D	7.000 BSC.			0.276 BSC.		
E	7.000 BSC.			0.276 BSC.		
e	0.400 BSC.			0.016 BSC.		
D2	5.100	5.200	5.300	0.201	0.205	0.209
E2	5.100	5.200	5.300	0.201	0.205	0.209
L	0.300	0.400	0.500	0.012	0.016	0.020
k	0.500 REF.			0.020 REF.		
aaa	0.100			0.004		
ccc	0.100			0.004		
eee	0.080			0.003		
bbb	0.070			0.003		
fff	0.100			0.004		

说明:

单位为英寸的值由对应的毫米值转换而来，并保留到小数点后第3位。

更多焊接信息，请访问[JEDEC standard J-STD-020](#)。

4.2 BGA68 (NRND)

GR551x BGA68封装有GR5515RGBD BGA68，是一个68引脚和5.3 x 5.3 x 0.88毫米BGA封装，符合MSL3标准。

表 4-3 BGA68封装信息

参数	值	单位	容差
封装尺寸	5.3 x 5.3	mm	±0.1 mm
BGA焊球数量	68		
总厚度	0.88	mm	±0.1 mm
BGA焊球间距	0.50		
焊球直径	0.25		
焊球高度	0.18		

BGA68封装的外形尺寸如图 4-2。

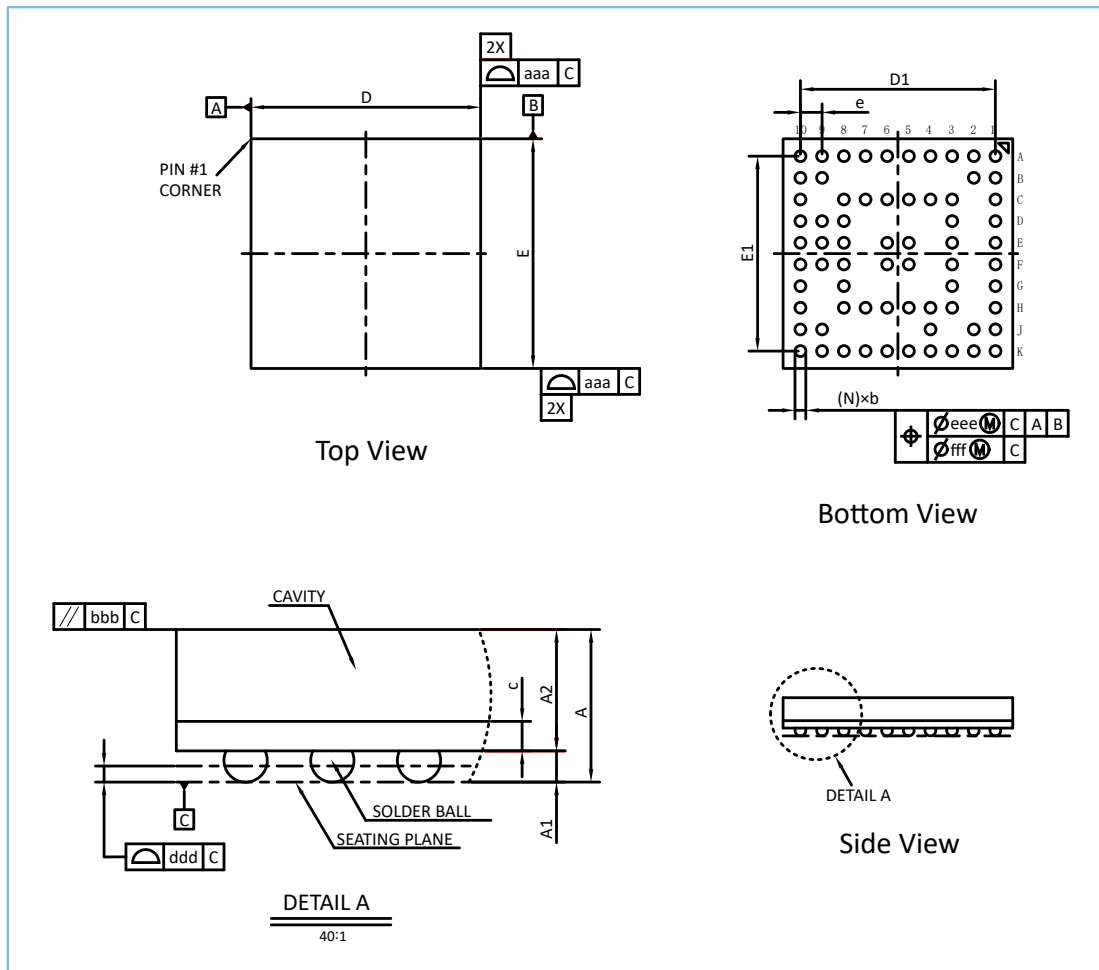


图 4-2 BGA68封装外形尺寸

说明:

上图并非按照实物比例绘制。

表 4-4 BGA68封装尺寸

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
A	0.780	0.880	0.980	0.031	0.035	0.039
A1	0.130	0.180	0.230	0.005	0.007	0.009
A2	0.650	0.700	0.750	0.026	0.028	0.030
c	0.140	0.170	0.200	0.006	0.007	0.008
D	5.200	5.300	5.400	0.205	0.209	0.213
E	5.200	5.300	5.400	0.205	0.209	0.213
D1	--	4.500	--	--	0.177	--
E1	--	4.500	--	--	0.177	--

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
e	--	0.500	--	--	0.020	--
b	0.200	0.250	0.300	0.008	0.010	0.012
aaa	0.100			0.004		
bbb	0.100			0.004		
ddd	0.080			0.003		
eee	0.150			0.006		
fff	0.050			0.002		

说明:

单位为英寸的值由对应的毫米值转换而来，并保留到小数点后第3位。

4.3 BGA55

GR551x BGA55封装有GR5515GGBD BGA55，是一个55引脚和3.5 x 3.5 x 0.60毫米BGA封装，符合MSL3标准。

表 4-5 BGA55封装信息

参数	值	单位	容差
封装尺寸	3.5 x 3.5	mm	±0.1 mm
BGA焊球数量	55		
总厚度	0.60	mm	±0.05 mm
BGA焊球间距	0.40		
焊球直径	0.20		
焊球高度	0.12		±0.03 mm

BGA55封装的外形尺寸如图 4-3。

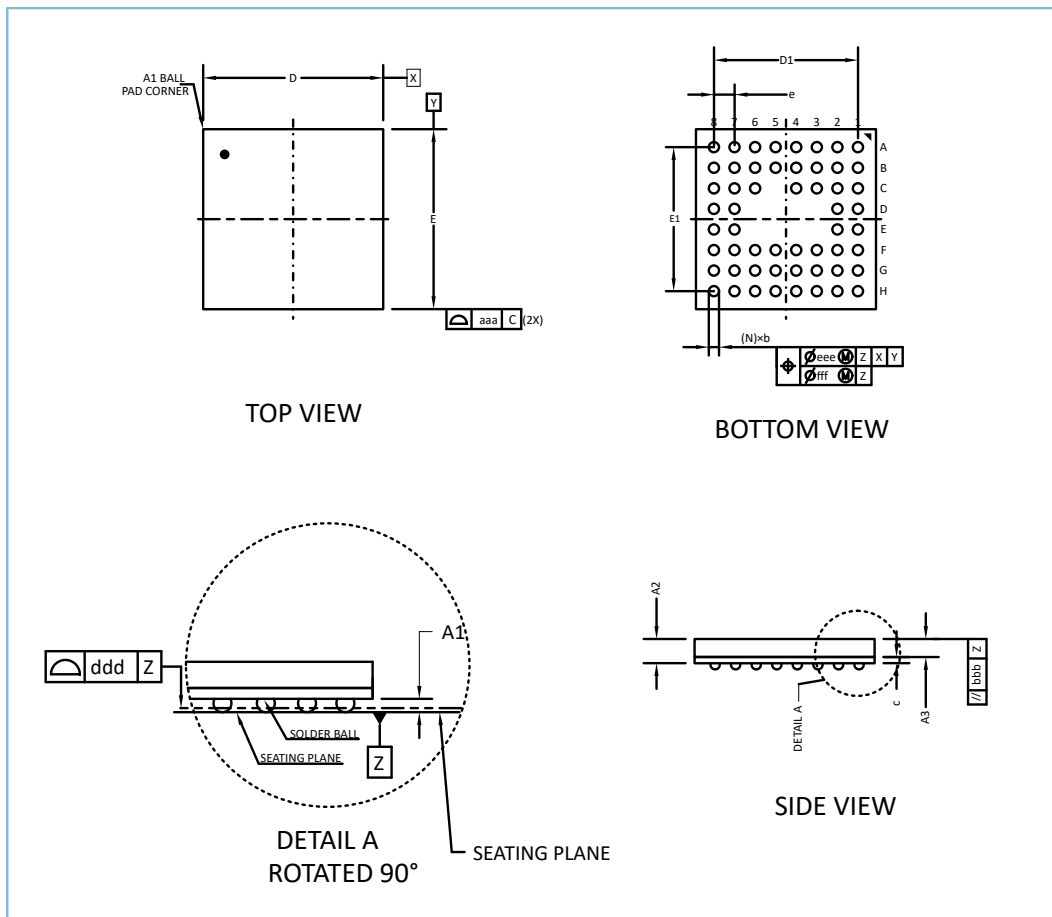


图 4-3 BGA55 封装外形尺寸

说明:

上图并非按照实物比例绘制。

表 4-6 BGA55封装尺寸

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
A	0.550	0.600	0.650	0.022	0.024	0.026
A1	0.090	0.120	0.150	0.004	0.005	0.006
A2	0.435	0.475	0.505	0.017	0.019	0.020
A3	0.350 REF.			0.014 REF.		
c	0.125 REF.			0.005 REF.		
D	-	3.500	-	-	0.138	-
E	-	3.500	-	-	0.138	-
D1	--	2.800	--	--	0.110	--
E1	--	2.800	--	--	0.110	--
e	--	0.400	--	--	0.016	--
b	0.150	0.200	0.250	0.006	0.008	0.010

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
aaa	0.100			0.004		
bbb	0.100			0.004		
ddd	0.080			0.003		
eee	0.150			0.006		
fff	0.050			0.002		

说明:

单位为英寸的值由对应的毫米值转换而来，并保留到小数点后第3位。

4.4 QFN40

GR551x QFN40封装有GR5513BEND QFN40，是一个40引脚和5 x 5 x 0.75毫米QFN封装，符合MSL3标准。

表 4-7 QFN40封装信息

参数	值	单位	容差
封装尺寸	5 x 5	mm	±0.1 mm
QFN焊盘数量	40		
总厚度	0.75	mm	±0.05 mm
QFN焊盘间距	0.40		
焊盘宽度	0.20		±0.05 mm
裸露焊盘大小	3.7 x 3.7		±0.1 mm

QFN40封装的外形尺寸如图 4-4。

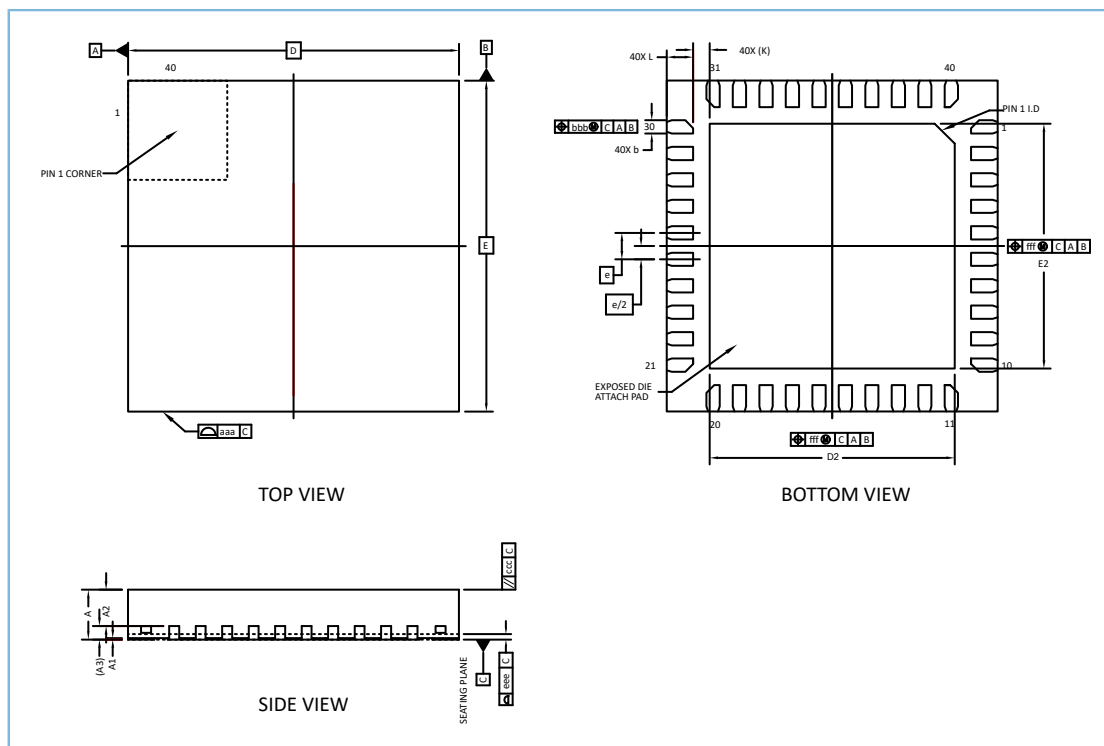


图 4-4 QFN40封装外形尺寸

说明:

上图并非按照实物比例绘制。

表 4-8 QFN40封装尺寸

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
A	0.700	0.750	0.800	0.028	0.030	0.032
A1	0.000	0.020	0.050	0.000	0.001	0.002
A2	-	0.550	-	-	0.022	-
A3	0.203 REF.			0.008 REF.		
b	0.150	0.200	0.250	0.006	0.008	0.010
D	5.000 BSC.			0.197 BSC.		
E	5.000 BSC.			0.197 BSC.		
e	0.400 BSC.			0.016 BSC.		
D2	3.600	3.700	3.800	0.142	0.146	0.150
E2	3.600	3.700	3.800	0.142	0.146	0.150
L	0.300	0.400	0.500	0.012	0.016	0.020
K	0.250 REF.			0.010 REF.		
aaa	0.100			0.004		
ccc	0.100			0.004		

符号	尺寸 (单位: mm)			尺寸 (单位: inch)		
	最小值	正常值	最大值	最小值	正常值	最大值
eee	0.080			0.003		
bbb	0.100			0.004		
fff	0.100			0.004		

 说明:

单位为英寸的值由对应的毫米值转换而来，并保留到小数点后第3位。

5 术语与缩略语

表 5-1 术语与缩略语

名称	描述
ADC	Analog to Digital Converter, 模/数转换器
AMS	Analog Mix Signal, 模拟混合信号
AON	Always-on, 常开
Bluetooth LE	Bluetooth Low Energy, 低功耗蓝牙
LDO	Low Dropout, 低压差
NRND	Not Recommended for New Designs, 不推荐用于新产品项目评估
PMU	Power Management Unit, 电源管理单元
RNG	Ring Oscillator, 环形振荡器
SoC	System-on-Chip, 系统级芯片
TPMS	Tire Pressure Monitor System, 胎压监测系统
XO	Crystal Oscillator, 晶体振荡器
VIO	I/O Voltage, I/O电压
Typ	Typical, 典型值

6 法律和联系信息

版权所有 © 2021 深圳市汇顶科技股份有限公司。保留一切权利。

非经本公司书面许可，任何单位和个人不得对本手册内的任何部分擅自摘抄、复制、修改、翻译、传播，或将其全部或部分用于商业用途。

商标声明

GOODIX 和其他汇顶商标均为深圳市汇顶科技股份有限公司的商标。本文档提及的其他所有商标或注册商标，由各自的所有人持有。

免责声明

本文档中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。

深圳市汇顶科技股份有限公司（以下简称“GOODIX”）对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。GOODIX对因这些信息及使用这些信息而引起的后果不承担任何责任。

未经GOODIX书面批准，不得将GOODIX的产品用作生命维持系统中的关键组件。在GOODIX知识产权保护下，不得暗或以其他方式转让任何许可证。

深圳市汇顶科技股份有限公司

总部地址：深圳市福田区腾飞工业大厦B座2层、13层

电话：+86-755-33338828 传真：+86-755-33338099

网址：www.goodix.com

7 修订记录

表 7-1 修订记录

版本	日期	说明
1.5	2020-11-01	首次发布
1.6	2021-03-02	<ul style="list-style-type: none"> 更新“引脚排列与定义”章节芯片的TEST_MODE引脚功能描述 “概述”章节增加芯片I/O数量的描述 更新GR5515I0ND芯片I/O电压描述
1.7	2021-06-15	增加“GR5515R0BD不推荐用于新产品项目评估”的说明
1.8	2021-08-20	<ul style="list-style-type: none"> 新增GR5515I0NDU和GR5515I0NDA芯片，更新“概述”、“引脚排列与定义”、“封装信息”和“订购信息”章节 “引脚排列与定义”章节中芯片的RTC_N、RTC_P、XON、XOP引脚名称分别变更为RTC_IN、RTC_OUT、XO_OUT、XO_IN，并更新对应的引脚描述 “特性”章节更新Sleep模式描述 增加“术语与缩略语”章节